Escuela Superior
de Ingeniería y Tecnología
Universidad de La Laguna

Escuela Superior de Ingeniería y Tecnología

Grado en Ingeniería Informática

GUÍA DOCENTE DE LA ASIGNATURA :

Arquitectura de Computadores
(2018 - 2019)

1. Datos descriptivos de la asignatura

Asignatura: Arquitectura de Computadores	Código: 139263222

- Centro: **Escuela Superior de Ingeniería y Tecnología**
- Lugar de impartición: **Escuela Superior de Ingeniería y Tecnología**
- Titulación: **Grado en Ingeniería Informática**
- Plan de Estudios: **2010 (Publicado en 2011-03-21)**
- Rama de conocimiento: **Ingeniería y Arquitectura**
- Itinerario / Intensificación:
- Departamento/s:
  Ingeniería Informática y de Sistemas
- Área/s de conocimiento:
  Arquitectura y Tecnología de Computadores
  Ingeniería de Sistemas y Automática
- Curso: **3**
- Carácter: **Obligatoria**
- Duración: **Segundo cuatrimestre**
- Créditos ECTS: **6,0**
- Modalidad de impartición: **Presencial**
- Horario: **Enlace al horario**
- Dirección web de la asignatura: **http://www.campusvirtual.ull.es**
- Idioma: **Español e Inglés**

2. Requisitos para cursar la asignatura

No existen requisitos para cursar la asignatura

3. Profesorado que imparte la asignatura

Profesor/a Coordinador/a: LORENZO MORENO RUIZ

- Grupo: **1, PA101, PE101, TU101**
- Departamento: **Ingeniería Informática y de Sistemas**
- Área de conocimiento: **Ingeniería de Sistemas y Automática**

Tutorías Primer cuatrimestre:

Horario:	Lugar:
Lunes y martes de 12:30 a 15:30	despacho 5ª planta edificio Física y Matemáticas

Tutorías Segundo cuatrimestre:

Horario:	Lugar:
Lunes y martes de 12:30 a 15:30	despacho 5ª planta edificio Física y Matemáticas

- Teléfono (despacho/tutoría): **922318267**
- Correo electrónico: **lmoreno@ull.es**
- Web docente: **http://www.campusvirtual.ull.es**

Profesor/a: IVAN CASTILLA RODRIGUEZ

- Grupo: **1, PA101, PE101, TU101**
- Departamento: **Ingeniería Informática y de Sistemas**
- Área de conocimiento: **Arquitectura y Tecnología de Computadores**

Tutorías Primer cuatrimestre:

Horario:	Lugar:
Presenciales lunes de 13:00 a 15:00; martes de 11:00 a 13:00	Despacho primera planta. Edificio Garoé
Virtuales (debido a la participación en el Programa de Apoyo a la Docencia Presencial mediante Herramientas TIC, modalidad B Tutorías Online) jueves de 11:00 a 13:00	Hangout con el email del profesor

Tutorías Segundo cuatrimestre:

Horario:	Lugar:
Presenciales lunes de 11:00 a 14:00 y martes de 12:30 a 13:30.	Despacho primera planta. Edificio Garoé
Virtuales (debido a la participación en el Programa de Apoyo a la Docencia Presencial mediante Herramientas TIC, modalidad B Tutorías Online) martes de 13:30 a 15:30	Hangout con el email del profesor

- Teléfono (despacho/tutoría): **922316502 (ext. 6989)**
- Correo electrónico: **icasrod@ull.es**
- Web docente: **http://www.campusvirtual.ull.es**

4. Contextualización de la asignatura en el plan de estudio

Bloque formativo al que pertenece la asignatura: **Itinerario 2: Ingeniería de Computadores**
Perfil profesional: **Ingeniero Técnico en Informática**

5. Competencias

Tecnología Específica / Itinerario: Ingeniería de Computadores

C31 - Capacidad de diseñar y construir sistemas digitales, incluyendo computadores, sistemas basados en microprocesador y sistemas de comunicaciones.
C32 - Capacidad de desarrollar procesadores específicos y sistemas empotrados, así como desarrollar y optimizar el software de dichos sistemas.
C33 - Capacidad de analizar y evaluar arquitecturas de computadores, incluyendo plataformas paralelas y distribuidas, así como desarrollar y optimizar software de para las mismas.
C37 - Capacidad para analizar, evaluar, seleccionar y configurar plataformas hardware para el desarrollo y ejecución de aplicaciones y servicios informáticos.

Competencias Generales

CG4 - Capacidad para definir, evaluar y seleccionar plataformas hardware y software para el desarrollo y la ejecución de sistemas, servicios y aplicaciones informáticas, de acuerdo con los conocimientos adquiridos según lo establecido en el apartado 5 de este anexo.
CG6 - Capacidad para concebir y desarrollar sistemas o arquitecturas informáticas centralizadas o distribuidas integrando hardware, software y redes de acuerdo con los conocimientos adquiridos según lo establecido en el apartado 5 de este anexo.

Transversales

T1 - Capacidad de actuar autónomamente.
T2 - Tener iniciativa y ser resolutivo.
T3 - Tener iniciativa para aportar y/o evaluar soluciones alternativas o novedosas a los problemas, demostrando flexibilidad y profesionalidad a la hora de considerar distintos criterios de evaluación.
T7 - Capacidad de comunicación efectiva (en expresión y comprensión) oral y escrita, con especial énfasis en la redacción de documentación técnica.
T9 - Capacidad para argumentar y justificar lógicamente las decisiones tomadas y las opiniones.
T10 - Capacidad de integrarse rápidamente y trabajar eficientemente en equipos unidisciplinares y de colaborar en un entorno multidisciplinar.
T12 - Capacidad de relación interpersonal.
T13 - Capacidad para encontrar, relacionar y estructurar información proveniente de diversas fuentes y de integrar ideas y conocimientos.
T14 - Poseer las habilidades de aprendizaje necesarias para emprender estudios posteriores o mejorar su formación con un cierto grado de autonomía.
T15 - Capacidad de tomar decisiones basadas en criterios objetivos (datos experimentales, científicos o de simulación disponibles).
T16 - Capacidad de planificación y organización del trabajo personal.
T19 - Capacidad de adaptación a los cambios organizativos o tecnológicos.
T20 - Capacidad de trabajar en situaciones de falta de información y/o con restricciones temporales y/o de recursos.
T22 - Capacidad para resolver problemas dentro de su área de estudio.
T23 - Capacidad de abstracción: capacidad de crear y utilizar modelos que reflejen situaciones reales.
T25 - Capacidad de análisis, síntesis y evaluación.

Módulo Arquitectura y Tecnología de Computadores

E7 - Medir, analizar y comparar el rendimiento de arquitecturas de computadores.
E8 - Analizar y evaluar modelos, algoritmos, sistemas y protocolos en los ámbitos de la arquitectura de computadores.

E9 - Formular, diseñar y desarrollar productos tecnológicos en los ámbitos de la arquitectura de computadores.
E10 - Conocer, comprender y comprar los mecanismos de aumento de prestaciones en arquitectura de computadores: segmentación, paralelismo a nivel de instrucción (ILP), paralelismo a nivel de hilo (TLP)…
E11 - Construir, diseñar y analizar sistemas de memoria avanzados en un computador.
E12 - Comprender el funcionamiento de los dispositivos de almacenamiento secundario.
E13 - Construir, diseñar y analizar las redes de interconexión entre procesadores.
E14 - Conocer arquitecturas de uso específico: DSPs, GPUs, vectoriales…
E15 - Comprender y saber desarrollar para una arquitectura actual.

6. Contenidos de la asignatura

Contenidos teóricos y prácticos de la asignatura

Profesores: Lorenzo Moreno Ruiz, Iván Castilla Rodríguez
Temas:
Introducción a la Arquitectura de Computadores.
Breve reseña histórica.
La arquitectura y la tecnología de computadores. Clasificaciones.
Los objetivos del arquitecto: coste, consumo, rendimiento.
Medición del rendimiento de un computador.
Benchmarking
Diferentes medidas de rendimiento: MIPS, Mflops,...
La fórmula fundamental del rendimiento de un computador.
Aceleración (Speed-up) y la Ley de Amdahl.
Principio de localidad.
Repertorio de Instrucciones: Tipos
Jerarquías de memoria.
Revisión de los fundamentos de las jerarquías de memoria.
Medición del rendimiento de las cachés.
Técnicas de mejora de rendimiento de cachés.
El papel del almacenamiento secundario.
Técnicas de mejora del almacenamiento secundario.
Técnicas de aumento de las prestaciones.
Los riesgos estructurales, de datos y de control.
Niveles de paralelismo.
La segmentación.

Profesor/a: Iván Castilla Rodríguez
Temas:
Introducción al paralelismo a nivel de instrucción.
Procesadores Vectoriales
Paralelismo a nivel de instrucción: el enfoque dinámico.
La ejecución fuera de orden.
Emisión múltiple de instrucciones.
Técnicas de mejora del rendimiento de los saltos.
Problemas con la memoria y técnicas para resolverlos.

La ejecución especulativa.
Paralelismo a nivel de instrucción: el enfoque estático.
Fundamentos de las máquinas VLIW.
Técnicas de compilación.
La evolución de VLIW: EPIC. El apoyo del hardware para mejorar en rendimiento.

Actividades a desarrollar en otro idioma

Parte de la bibliografía estará en inglés y algunas partes relativas a los informes que deben entregar por escrito deberán estar en inglés. En cuanto a las transparencias elaboradas para las exposiciones orales deberán estar también en inglés.

7. Metodología y volumen de trabajo del estudiante

Descripción

La metodología a seguir está basada en la clase presencial, la realización de pruebas de autoevaluación y evaluación colaborativa se realizará on-line a través de una herramienta llamada SIENASOCIAL. Después de cada bloque de temas (Bloque 1: Fundamentos de Diseño y Repertorio de Instrucciones, Bloque 2: Procesadores Superescalares y Vectoriales, Bloque 3: Jerarquía de memoria y Bloque 4: Procesadores ILP) habrá una tutoría académica presencial realizada en grupos de 2 ó 3 alumnos y unas exposiciones en público sobre trabajos realizados individualmente. Las prácticas serán realizadas con el simulador SIMDE en las salas de ordenadores del centro.

Actividades formativas en créditos ECTS, su metodología de enseñanza-aprendizaje y su relación con las competencias que debe adquirir el estudiante

Actividades formativas	Horas presenciales	Horas de trabajo autónomo	Total horas	Relación con competencias
Clases teóricas	18,00	0,00	18,0	[C31], [C32], [C33], [C37], [T9], [T14], [T15], [T22], [T23], [E7], [E8], [E9], [E10], [E11], [E12], [E13], [E14], [E15]
Clases prácticas (aula / sala de demostraciones / prácticas laboratorio)	25,00	0,00	25,0	[C31], [C32], [C33], [C37], [T2], [T15], [T20], [T22], [E7], [E8], [E9], [E10], [E11], [E12], [E13], [E14], [E15]

Realización de seminarios u otras actividades complementarias	5,00	10,00	15,0	[C31], [C32], [C33], [C37], [CG4], [CG6], [T14], [T19], [T22], [T23], [E7], [E8], [E9], [E10], [E11], [E12], [E13], [E14], [E15]
Realización de trabajos (individual/grupal)	0,00	45,00	45,0	[C31], [C32], [C33], [C37], [T1], [T2], [T3], [T7], [T9], [T13], [T15], [T16], [T20], [T22], [T25], [E7], [E8], [E9], [E10], [E11], [E12], [E13], [E14], [E15]
Estudio/preparación de clases teóricas	0,00	10,00	10,0	[C31], [C32], [C33], [T1], [T13], [T14], [T15], [E7], [E8], [E9], [E10], [E11], [E12], [E13], [E14], [E15]
Realización de exámenes	3,00	0,00	3,0	[C31], [C32], [C33], [C37], [CG4], [CG6], [T9], [T10], [T22], [E7], [E8], [E9], [E10], [E11], [E12], [E13], [E14], [E15]
Asistencia a tutorías	6,00	0,00	6,0	[C31], [C32], [C33], [C37], [CG4], [CG6], [T10], [T12], [T13], [E7], [E8], [E9], [E10], [E11], [E12], [E13], [E14], [E15]
Estudio autónomo individual o en grupo	0,00	25,00	25,0	[E15]
Exposición oral por parte del alumno	3,00	0,00	3,0	[T7], [T9], [T25]
Total horas	60.0	90.0	150.0	
		Total ECTS	6,00	

8. Bibliografía / Recursos

Bibliografía Básica

-D.A. Patterson, J.L. Hennessy \"Computer Architecture. A Quantitative Approach\" Fourth & Fifth Editions. Morgan Kaufmann. 2007, 2011.

-D.A. Patterson, J.L. Hennessy \"Estructura y Diseño de Computadores. Interficie circuitería/programación \". Editorial Reverté, S.A. 2000.
-D. Sima, T.Fountain, P.Kacsuck \"Advanced Computer Architecture\". Addisson Wesley. 1997.
-J. Ortega, M. Anguita, A. Prieto \" Arquitectura de Computadores\". Thomson-Paraninfo. 2005
-J.P. Shen, M.H. Lipasti \" Arquitectura de Computadores\". Mc Graw Hill 2005.

Bibliografía Complementaria

-F. Alesanco \"SIMJE: Simulador Didáctico de Jerarquías de Memoria\". Proyecto Fin de Carrera E.T.S. Ingeniería Informática. Universidad de La Laguna. Diciembre 2004. (ftp.etsii.ull.es)
Edited by J. Flich, D. Bertozzi “Designing Network on-chip Architectures in the Nanoescale Era”Chapman & Hall/CRC 2011.
-J. Duato, S. Yalamanchili , L.Ni \"Interconection Networks\". IEEE Computer Society 1997
-D.E. Culler, J.Pal Singh, A.Gupta \"Parallel Computer Architecture\". Morgan Kaufmann. 1999.
-LORENZO MORENO RUIZ; CARINA GONZÁLEZ; EVELIO J. GONZÁLEZ;
BEATRICE POPESCU; CLAUDIA O. L. GROENWALD. ”Teaching Computer Architecture using a Collaborative Approach: The SIENA Tool, Tutorial Sessions and Problem Solving”. International Journal of Engineering Education.29 - 2,pp. 510 - 519.TEMPUS Publications.,20/03/2013
-Lorenzo Moreno; Evelio J. González; Beatrice Popescu; Jonay Toledo; Jesús Torres; Carina González. ”MNEME:A Memory Hierarchy Simulator for an Engineering Computer Architecture Course”. Computer Applications in Engineering Education.19 - 2,pp. 358 - 364.Wiley,2011.
-Scott McFarling \" Combining Branch Predictors\" Western Reserach Laboratory. 1993
- Sanjay Jeram Patel \"Trace cache design for Wide- Issue Sperscalar Processors\" 1999
-Iván Castilla Rodríguez \" Un Simulador para el Apoyo Docente en la Enseñanza de las Arquitecturas ILP con Planificación Estática\". Proyecto Fin de carrera. Junio 2004.
- Numerosas píldoras multimedia grabadas en YouTube sobre Jerarquía de Memoria y SIENA

Otros Recursos

-Prácticas sobre el simulador de Jerarquía de Memoria MNEME (voluntaria)
-Herramienta para la construcción de mapas conceptuales Compendium (Open University)
-Prácticas de simulación sobre el Simulador de Procesadores con Planificación Dinámica y Estática SIMDE
Los alumnos disponen de la herramienta SIENASOCIAL (Sistema Integrado de Enseñanza Aprendizaje) http://sienasocial.ull.es para el autoaprendizaje y la autoevaluación, realizándose esta última a través de un test adaptativo basado en redes bayesianas.
Se han incorporado a la herramienta nuevas posibilidades “sociales” que incluyen el trabajo colaborativo on-line para trabajar en grupo, quedando registrados en la base de datos los mensajes elaborados por los componentes del grupo cuando están realizando los tests, contestando a las preguntas emitidas por los tests, lo que nos permite disponer de información objetiva sobre el conocimiento de los alumnos, información que nos permite evaluar los conocimientos del alumno.
Tanto los simuladores MNEME, SIMDE y la herramienta Compendium están instalados en las salas del centro de cálculo de la ESIT. Informática

9. Sistema de evaluación y calificación

Descripción

La Evaluación de la asignatura se rige por el Reglamento de Evaluación y Calificación de la Universidad de La Laguna (BOC de 19 de enero de 2016), o el que la Universidad tenga vigente, además de por lo establecido en la Memoria de Verificación inicial o posteriores modificaciones.

Las pruebas de evaluación continua serán las siguientes:
- Pruebas objetivas obtenidas a través de la información dada por la herramienta SIENA SOCIAL (10%)
- Asistencia y participación activa en las clases (10%)
- Controles periódicos a través de tutorias académicas- formativas en grupos de 2 ó 3 alumnos, donde se observarán los avances en los conocimientos de cada uno de los temas de la asignatura (30%). En esta actividad también se evalúa el grado de conocimientos en inglés al tener el alumnado que emplear artículos en este idioma como referencia.
- Un proyecto final de la asignatura, donde se hará uso de un simulador para analizar el funcionamiento de arquitecturas ILP. La calificación de este proyecto se compone de:
 - Prueba individual de conocimientos sobre el simulador (10%)
 - Valoración del trabajo en el laboratorio con el simulador (10%)
 - Informe con los resultados y argumentación de las pruebas realizadas (incluye resumen en inglés) (10%)
 - Defensa mediante presentación oral en grupo del trabajo realizado (20%)

La evaluación alternativa, en caso que el estudiante no haya superado la evaluación continua, consistirá en la realización de una prueba teórica de toda la asignatura y un problema práctico en el laboratorio.

Estrategia Evaluativa

Tipo de prueba	Competencias	Criterios	Ponderación
Pruebas objetivas	[C31], [C32], [C33], [C37], [CG4], [CG6], [T9], [T10], [T12], [T13], [T14], [T15], [T16], [T19], [T20], [T22], [T23], [T25], [E7], [E8], [E9], [E10], [E11], [E12], [E13], [E14], [E15]	Evaluación continua a través de tutorias académicas formativas y/o prácticas de laboratorio realizadas cada 2 temas	30 %
Pruebas de respuesta corta	[C31], [C32], [C33], [C37], [T1], [T2], [T9], [T10], [T12], [T13], [T15], [T22], [E7], [E8], [E9], [E10], [E11], [E12], [E13], [E14], [E15]	Se evalúa la participación a través de tests realizados en SIENA SOCIAL	10 %
Trabajos y proyectos	[C31], [C32], [C33], [C37], [T9], [T10], [T12], [E7], [E8], [E9], [E10], [E11], [E12], [E13], [E14], [E15]	Exposición oral para la defensa de los resultados alcanzados en proyecto final de la asignatura.	20 %

Informes memorias de prácticas	[C31], [C32], [C33], [C37], [T9], [T10], [T12], [E7], [E8], [E9], [E10], [E11], [E12], [E13], [E14], [E15]	Informe acerca del trabajo realizado para el proyecto final de la asignatura.	10 %
Pruebas de ejecuciones de tareas reales y/o simuladas	[C31], [C32], [C33], [C37], [CG4], [CG6], [T1], [T2], [T3], [T7], [T9], [T10], [T12], [T13], [T14], [T15], [T16], [T19], [T20], [T22], [T23], [E7], [E8], [E9], [E10], [E11], [E12], [E13], [E14], [E15]	Resolución de problemas a través del simulador SIMDE, de forma individual y colaborativa.	20 %
Asistencia regular y participación activa en todas las actividades de la asignatura	[T9], [T12], [T16]	Seguimiento al día de la asignatura	10 %

10. Resultados de Aprendizaje

-Conocer en profundidad el concepto de Jerarquía de memoria y las diferentes alternativas que se han generado en los diferentes diseños comerciales en cuanto a implementaciones de la tabla de páginas y sus recorridos, TLB, tipos de caches, memoria secundaria, ...
-Conocer en profundidad las implementaciones ILP, para que en el siguiente curso puedan comprender las implementaciones TLP (Thread Level Parallelism), y los sistemas multinúcleo.
-Comprender las dificultades que entraña el gran consumo de energía de los procesadores actuales y conozcan las técnicas que existan para reducir el consumo de los mismos.

11. Cronograma / calendario de la asignatura

Descripción

Las horas de Tutorías Académico-Formativas presenciales se hacen hacia el final de cada bloque de temas. Las prácticas se han procurado poner en el centro del cuatrimestre, para tener ya impartido parte del programa antes de las mismas, y la resolución de problemas con SIMDE hacia el final del curso, dejando margen suficiente para la elaboración del informe. El resultado es una distribución bastante uniforme de la carga de trabajo del alumno a lo largo del curso.

Segundo cuatrimestre					
Semana	Temas	Actividades de enseñanza aprendizaje	Horas de trabajo presencial	Horas de trabajo autónomo	Total

Semana 1:	Introducción a la Arquitectura de Computadores. Medición del rendimiento de un computador	Estudio teórico/problemas Realización de test en SIENA SOCIAL	4.00	7.00	11.00
Semana 2:	Repertorio de Instrucciones	Estudio teórico/problemas Realización de test en SIENA SOCIAL Realización de tutoría académica	4.00	8.00	12.00
Semana 3:	Jerarquías de memoria	Estudio en las Pildoras Multimedia y problemas sobre memoria virtual, memoria secundaria y memoria caché	3.00	4.00	7.00
Semana 4:	Jerarquías de memoria	Estudio en las Pildoras Multimedia.	3.00	4.00	7.00
Semana 5:	Jerarquías de memoria	Estudio en las Pildoras Multimedia y Realización de test en SIENA y SIENA SOCIAL. Tutoría académica de evaluación en grupo	4.00	4.00	8.00
Semana 6:	Técnicas de aumento de prestaciones	Estudio teórico/problemas sobre segmentación y procesamiento vectorial	4.00	5.00	9.00
Semana 7:	Técnicas de aumento de prestaciones	Continuación teoría/problemas segmentación y procesamiento vectorial Realización de test en SIENA SOCIAL	4.00	5.00	9.00
Semana 8:	Técnicas de aumento de prestaciones	Problemas Tutoría académica de evaluación en grupo	4.00	5.00	9.00
Semana 9:	Paralelismo a nivel de instrucción. Enfoque dinámico	Estudio teórico/problemas sobre procesadores superescalares	4.00	6.00	10.00
Semana 10:	Paralelismo a nivel de instrucción. Enfoque dinámico	Continuación teoría/problemas. Realización de test en SIENA SOCIAL. Realización de prácticas sobre el Simulador SIMDE (superescalar)	6.00	9.00	15.00
Semana 11:	Paralelismo a nivel de instrucción. Enfoque dinámico	Estudio teórico/problemas del procesador VLIW/EPIC	4.00	5.00	9.00
Semana 12:	Paralelismo a nivel de instrucción. Enfoque dinámico	Continuación teoría/problemas Realización de test en SIENA SOCIAL. Realización de prácticas sobre el Simulador SIMDE (VLIW)	6.00	9.00	15.00

Semana 13:	Paralelismo a nivel de instrucción. Enfoque dinámico	Resolución de problemas sobre SIMDE superescalar	0.00	4.50	4.50
Semana 14:	Resol. problemas	Resolución de problemas sobre SIMDE (VLIW)+superescalar	0.00	4.50	4.50
Semana 15:	Resol. problemas	Tutoria académica de evaluación en grupo. Exposiciones orales con SIMDE	2.50	2.50	5.00
Semana 16 a 18:	Evaluación	Pruebas de evaluación alternativa.	7.50	7.50	15.00
		Total	60.00	90.00	150.00