

Escuela de Doctorado y Estudios de Posgrado

Máster Universitario en Ingeniería Industrial

GUÍA DOCENTE DE LA ASIGNATURA :

**Diseño de Sistemas Electrónicos con FPGA
(2018 - 2019)**

1. Datos descriptivos de la asignatura

Asignatura: Diseño de Sistemas Electrónicos con FPGA	Código: 335662123
<ul style="list-style-type: none"> - Centro: Escuela de Doctorado y Estudios de Postgrado - Lugar de impartición: Escuela Superior de Ingeniería y Tecnología. Sección de Ingeniería Industrial - Titulación: Máster Universitario en Ingeniería Industrial - Plan de Estudios: 2017 (Publicado en 2017-07-31) - Rama de conocimiento: Ingeniería y Arquitectura - Itinerario / Intensificación: - Departamento/s: Ingeniería Industrial - Área/s de conocimiento: Tecnología Electrónica - Curso: 2 - Carácter: Obligatoria especialidad - Duración: Primer cuatrimestre - Créditos ECTS: 4,5 - Modalidad de impartición: Presencial - Horario: Enlace al horario - Dirección web de la asignatura: http://www.campusvirtual.ull.es - Idioma: Castellano e Inglés (Decreto 168/2008: un 5% será impartido en Inglés) 	

2. Requisitos para cursar la asignatura

No se han establecido

3. Profesorado que imparte la asignatura

Profesor/a Coordinador/a: MANUEL JESUS RODRIGUEZ VALIDO	
<ul style="list-style-type: none"> - Grupo: - Departamento: Ingeniería Industrial - Área de conocimiento: Tecnología Electrónica 	
Tutorías Primer cuatrimestre:	
Horario:	Lugar:
Lunes de 9 a 12	Laboratorio de Electrónica de la ETSIT, planta 1
Tutorías Segundo cuatrimestre:	
Horario:	Lugar:
Lunes de 9 a 12	Laboratorio de Electrónica de la ETSIT, planta 1

- Teléfono (despacho/tutoría): **922845035**
- Correo electrónico: **mrvalido@ull.es**
- Web docente: **<http://www.campusvirtual.ull.es>**

Profesor/a: EDUARDO MAGDALENO CASTELLO

- Grupo:
- Departamento: **Ingeniería Industrial**
- Área de conocimiento: **Tecnología Electrónica**

Tutorías Primer cuatrimestre:

Horario:

Jueves de 9 a 12

Lugar:

Despacho de la ETSIT, planta 2

Tutorías Segundo cuatrimestre:

Horario:

Jueves de 9 a 12

Lugar:

Despacho de la ETSIT, planta 2

- Teléfono (despacho/tutoría): **922318657**
- Correo electrónico: **emagcas@ull.es**
- Web docente: **<http://www.campusvirtual.ull.es>**

4. Contextualización de la asignatura en el plan de estudio

Bloque formativo al que pertenece la asignatura: **Ingeniería Electrónica**
Perfil profesional: **Ingeniería Industrial**

5. Competencias

Específicas: Instalaciones, plantas y construcciones complementarias

IP4 - Conocimiento y capacidades para proyectar y diseñar instalaciones eléctricas y de fluidos, iluminación, climatización y ventilación, ahorro y eficiencia energética, acústica, comunicaciones, domótica y edificios inteligentes e instalaciones de seguridad

IP6 - Conocimientos y capacidades para realizar verificación y control de instalaciones, procesos y productos.

IP7 - Conocimientos y capacidades para realizar certificaciones, auditorías, verificaciones, ensayos e informes.

Específicas: Tecnologías industriales

T17 - Capacidad para diseñar sistemas electrónicos y de instrumentación industrial.

Específicas: Ingeniería electrónica

IE4 - Familiarizarse con el proceso de diseño hardware-software de sistemas digitales que incorporen microcontroladores, periféricos, memorias y cores específicos que optimicen prestaciones y recursos. Todo haciendo uso de plataformas reconfigurables (FPGA) y lenguajes de descripción Hardware HDL y de alto nivel HLS.

Generales

CG12 - Conocimiento, comprensión y capacidad para aplicar la legislación necesaria en el ejercicio de la profesión de Ingeniero Industrial.

Básicas

CB6 - Poseer y comprender conocimientos que aporten una base u oportunidad de ser originales en el desarrollo y/o aplicación de ideas, a menudo en un contexto de investigación.

CB7 - Que los estudiantes sepan aplicar los conocimientos adquiridos y su capacidad de resolución de problemas en entornos nuevos o poco conocidos dentro de contextos más amplios (o multidisciplinares) relacionados con su área de estudio

CB8 - Que los estudiantes sean capaces de integrar conocimientos y enfrentarse a la complejidad de formular juicios a partir de una información que, siendo incompleta o limitada, incluya reflexiones sobre las responsabilidades sociales y éticas vinculadas a la aplicación de sus conocimientos y juicios.

CB9 - Que los estudiantes sepan comunicar sus conclusiones y los conocimientos y razones últimas que las sustentan a públicos especializados y no especializados de un modo claro y sin ambigüedades

CB10 - Que los estudiantes posean las habilidades de aprendizaje que les permitan continuar estudiando de un modo que habrá de ser en gran medida autodirigido o autónomo.

6. Contenidos de la asignatura

Contenidos teóricos y prácticos de la asignatura

1.-Arquitecturas de FPGA

Tecnologías FPGA Xilinx

Análisis temporal. Sistemas digitales síncronos.

Efecto de la frecuencia. Distribución de señales de reloj.

- Profesor: Manuel Rodríguez Valido/Eduardo Magdaleno

2.- Lenguajes de descripción hardware (HDL). EL lenguaje VHDL.

Introducción a los HDL. VHDL y. Modelos de sistemas.

- Profesor: Manuel Rodríguez Valido/Eduardo Magdaleno

3.- Entornos de desarrollo ISE y Vivado

- Profesor: Manuel Rodríguez Valido/Eduardo Magdaleno

4.- Sistemas Empotrados en FPGA

- Profesor: Manuel Rodríguez Valido/Eduardo Magdaleno

Actividades a desarrollar en otro idioma

Lectura de documentos y manejo de entorno de desarrollo y/o presentación de trabajos

7. Metodología y volumen de trabajo del estudiante

Descripción

Aprendizaje basado en proyectos

Actividades formativas en créditos ECTS, su metodología de enseñanza-aprendizaje y su relación con las competencias que debe adquirir el estudiante

Actividades formativas	Horas presenciales	Horas de trabajo autónomo	Total horas	Relación con competencias
Clases teóricas	12,00	0,00	12,0	[CB6], [CB10], [IE4]
Clases prácticas (aula / sala de demostraciones / prácticas laboratorio)	18,00	0,00	18,0	[CB8], [CB9], [IE4]
Realización de trabajos (individual/grupal)	9,00	25,50	34,5	[CB7], [CB8], [CB10], [IE4]
Estudio/preparación de clases teóricas	0,00	16,00	16,0	[CB6], [CB10], [IE4]
Estudio/preparación de clases prácticas	0,00	16,00	16,0	[CB7], [CB10], [IE4]
Preparación de exámenes	0,00	10,00	10,0	[CB6], [CB10], [IE4]
Realización de exámenes	3,00	0,00	3,0	[CB6], [CB7], [CB8], [CB9], [CB10], [CG12], [IP4], [IP6], [IP7], [TI7], [IE4]
Asistencia a tutorías	3,00	0,00	3,0	[CB6], [CB7], [CB8], [CB9], [CB10], [CG12], [IP4], [IP6], [IP7], [TI7], [IE4]
Total horas	45.0	67.5	112.5	
		Total ECTS	4,50	

8. Bibliografía / Recursos

Bibliografía Básica

* Puede enlazar los items de la bibliografía al buscador de la Biblioteca de la ULL
www.xilinx.com

www.digilentinc.com

ROTH: "Fundamentos de Diseño Lógico", Thomson, 5ª edición, 2004, ISBN 84-9732-286-X

Bibliografía Complementaria

Otros Recursos

9. Sistema de evaluación y calificación

Descripción

La EVALUACIÓN CONTINUA se realizará de la siguiente forma basada en las tres actividades de la materia:

1. El contenido práctico (informes de prácticas, trabajos realizados, actividades tuteladas, etc., durante las clases de prácticas), se evaluará por su capacidad expositiva, relevancia, actualidad de los contenidos y bibliografía, así como por el dominio y manejo de la terminología y contenidos propios de la materia. Esta evaluación se realizará (de manera estimada) quincenalmente y supondrá un 60% de la nota final, siendo obligatorio asistir al 80% de la evaluación formativa.
2. La prueba final de la evaluación continua se realizará en la primera convocatoria de la asignatura (cualquiera de los dos llamamientos) y consistirá en un examen teórico-práctico, suponiendo el 40% de la nota final.

Se considerará la materia aprobada con la obtención de una calificación final de 5 sobre 10.

Para obtener dicha calificación final será necesario haber alcanzado una nota mínima de 4,5 sobre 10 en el contenido práctico y la prueba final.

La EVALUACIÓN ÚNICA para aquel alumnado que esté en la situación prevista en el artículo 13.5 del Reglamento de Evaluación, Calificación, Revisión e Impugnación de calificaciones y Rectificación de Actas de la Universidad de La Laguna (BOC 81, 29 de abril de 2015) habrá de ser justificada y tendrán en cualquiera de las convocatorias un examen compuesto de dos partes. La primera relacionada con el contenido teórico de la asignatura, evaluando habilidades formales y conocimientos adquiridos, que supondrá como máximo el 40% de la calificación final. La otra parte del examen final se corresponderá con las actividades prácticas y formativas (60%), evaluando los conocimientos y habilidades desarrollados en dichas actividades.

Se considerará la materia aprobada con la obtención de una calificación final de 5 sobre 10.

Disposiciones adicionales:

- De acuerdo con el artículo 5 del Reglamento antes mencionado, las prácticas de esta asignatura que hayan sido superadas en la evaluación continua, se tendrán en cuenta en la evaluación final.
- De acuerdo con el artículo 24 del citado reglamento, se considera que el alumnado se habrá presentado a evaluación continua desde el momento en que haya realizado un 25% o más de las actividades que computan para la calificación final

Estrategia Evaluativa

Tipo de prueba	Competencias	Criterios	Ponderación
Pruebas objetivas	[CB6], [CB7], [CB8], [CB9], [CB10], [CG12], [IP4], [IP6], [IP7], [TI7], [IE4]	*Introduzca los criterios de evaluación. * Introduzca la ponderación en la nota final en la columna de la derecha	100 %

10. Resultados de Aprendizaje

Conocimiento de la metodología de diseño basada en FPGA/VHDL, capacidad de enfrentarse de manera eficaz a un proyecto de desarrollo de un prototipo funcional basado en esta tecnología.

11. Cronograma / calendario de la asignatura

Descripción

* La distribución de los temas por semana es orientativo, puede sufrir cambios según las necesidades de organización docente.

Primer cuatrimestre

Semana	Temas	Actividades de enseñanza aprendizaje	Horas de trabajo presencial	Horas de trabajo autónomo	Total
Semana 1:	1	Teoría/Proyecto	3.00	4.50	7.50
Semana 2:	1	Seminarios tutorizados	2.00	3.00	5.00
Semana 3:	1	Teoría/Proyecto	3.00	4.50	7.50
Semana 4:	1	Seminarios tutorizados	3.00	4.50	7.50
Semana 5:	2	Teoría/Proyecto	3.00	4.50	7.50
Semana 6:	2	Seminarios tutorizados	2.00	3.00	5.00
Semana 7:	2	Teoría/Proyecto	3.00	4.50	7.50
Semana 8:	2	Seminarios tutorizados	3.00	4.50	7.50
Semana 9:	3	Teoría/Proyecto	3.00	4.50	7.50
Semana 10:	3	Seminarios tutorizados	2.00	3.00	5.00
Semana 11:	3	Teoría/Proyecto	3.00	4.50	7.50
Semana 12:	3	Seminarios tutorizados	3.00	4.50	7.50
Semana 13:	4	Teoría/Proyecto	3.00	4.50	7.50

Semana 14:	4	Seminarios tutorizados	3.00	4.50	7.50
Semana 15:	4	Teoría/Proyecto	3.00	4.50	7.50
Semana 16 a 18:	-	Examen	3.00	4.50	7.50
Total			45.00	67.50	112.50