

Escuela Politécnica Superior de Ingeniería

Grado en Ingeniería Radioelectrónica Naval

GUÍA DOCENTE DE LA ASIGNATURA :

**Electrónica Digital
(2020 - 2021)**

1. Datos descriptivos de la asignatura

Asignatura: Electrónica Digital	Código: 149422204
- Centro: Escuela Politécnica Superior de Ingeniería - Lugar de impartición: Escuela Politécnica Superior de Ingeniería - Titulación: Grado en Ingeniería Radioelectrónica Naval - Plan de Estudios: 2010 (Publicado en 2012-03-16) - Rama de conocimiento: Ingeniería y Arquitectura - Itinerario / Intensificación: - Departamento/s: Física - Área/s de conocimiento: Física Aplicada - Curso: 2 - Carácter: Obligatoria - Duración: Segundo cuatrimestre - Créditos ECTS: 6,0 - Modalidad de impartición: Presencial - Horario: Enlace al horario - Dirección web de la asignatura: http://www.campusvirtual.ull.es - Idioma: Castellano e Inglés (0.3 ECTS en Inglés)	

2. Requisitos para cursar la asignatura

Para matricularse de las asignaturas del Módulo de Formación Específica, es preciso tener superados, al menos, 36 créditos de las Materias Básicas de la Rama de Ingeniería

3. Profesorado que imparte la asignatura

Profesor/a Coordinador/a: PEDRO ALBERTO HERNANDEZ LEAL
- Grupo: T1
General - Nombre: PEDRO ALBERTO - Apellido: HERNANDEZ LEAL - Departamento: Física - Área de conocimiento: Física Aplicada

Contacto

- Teléfono 1: **922318225**
- Teléfono 2:
- Correo electrónico: **pealhdez@ull.es**
- Correo alternativo: **secretci@ull.edu.es**
- Web: **<https://pealhdez.webs.ull.es/>**

Tutorías primer cuatrimestre:

Desde	Hasta	Día	Hora inicial	Hora final	Localización	Despacho
Todo el cuatrimestre		Lunes	08:45	10:45	Edificio Calabaza - AN.2D	Secretario
Todo el cuatrimestre		Miércoles	08:45	10:45	Edificio Calabaza - AN.2D	Secretario
Todo el cuatrimestre		Viernes	08:45	10:45	Edificio Calabaza - AN.2D	Secretario

Observaciones: 1ª planta Izqda. Despacho Secretario.

Tutorías segundo cuatrimestre:

Desde	Hasta	Día	Hora inicial	Hora final	Localización	Despacho
Todo el cuatrimestre		Lunes	08:45	10:45	Edificio Calabaza - AN.2D	Secretario
Todo el cuatrimestre		Miércoles	08:45	10:45	Edificio Calabaza - AN.2D	Secretario
Todo el cuatrimestre		Viernes	08:45	10:45	Edificio Calabaza - AN.2D	Secretario

Observaciones: 1ª planta Izqda. Despacho Secretario.

4. Contextualización de la asignatura en el plan de estudio

Bloque formativo al que pertenece la asignatura: **Formación Específica en Ingeniería Radioelectrónica**

Perfil profesional: **Esta asignatura es importante como formación específica para el ejercicio de la profesión de Oficial Radioelectrónico de la Marina Mercante. Los relativos a la optimización del diseño de instalaciones de sistemas de comunicaciones marítimas y sistemas rad**

5. Competencias

Específicas

CE4 - Operación y gestión del mantenimiento de sistemas eléctricos y electrónicos.

CE8 - Operación, mantenimiento y reparación de sistemas de alimentación ininterrumpida de los sistemas de radiocomunicaciones.

Básicas

CB1 - Que los estudiantes hayan demostrado poseer y comprender conocimientos en un área de estudio que parte de la base de la educación secundaria general, y se suele encontrar a un nivel que, si bien se apoya en libros de texto avanzados, incluye también algunos aspectos que implican conocimientos procedentes de la vanguardia de su campo de estudio.

CB3 - Que los estudiantes tengan la capacidad de reunir e interpretar datos relevantes (normalmente dentro de su área de estudio) para emitir juicios que incluyan una reflexión sobre temas relevantes de índole social, científica o ética.

6. Contenidos de la asignatura

Contenidos teóricos y prácticos de la asignatura

Profesor/a: Dr. Pedro A. Hernández Leal

Temas (epígrafes)

1. REPRESENTACIÓN DE NÚMEROS

Sistemas de numeración. Sistema binario. Cambios de base. Bases octal y hexadecimal. Representación en magnitud y signo. Representación en complemento a uno. Representación en complemento a dos. Punto fijo y punto flotante.

2. CODIFICACIÓN

Códigos numéricos (BCD, 4221, EXCESO-3, GRAY). Códigos alfanuméricos (ASCII, EBCDIC)

Código 7-segmentos. Código de barras. Códigos detectores de error (Paridad simple, 2 de cada 5). Códigos detectores y correctores de error: código de Hamming.

3. ÁLGEBRA DE BOOLE.

Postulados y teoremas fundamentales. Operadores lógicos. Funciones booleanas o de conmutación. Simplificación algebraica de funciones. Síntesis de funciones con lógica NAND y NOR.

4. SISTEMAS COMBINACIONALES.

Representación mediante formas canónicas: minterm y maxterm. Funciones booleanas simples y múltiples. Funciones con términos redundantes. Métodos de minimización: Karnaugh

5. DISEÑO CON MÓDULOS ESTÁNDAR

Multiplexores (MUX). Redes de MUX. Implementación de funciones con MUX. Demultiplexores (DMUX). Codificadores binarios (COD). Codificador de prioridad. Redes de codificadores de prioridad. Decodificadores binarios (DEC). Redes de decodificadores: Decodificación coincidente y en árbol.

6. DISEÑO DE FUNCIONES BOOLEANAS CON FPGA.

FPGA. Memorias ROM. Ventajas e inconvenientes del diseño con ROM. Array lógico programable (PLA). Ventajas e inconvenientes del diseño con PLA.

7. UNIDAD ARITMÉTICO-LÓGICA (ALU)

Semisumadores y semirestadores. Circuito sumador completo (F-A) y restador completo (F-R).

Circuito de complemento a uno y de complemento a dos. Suma en el sistema de Ca1. Suma en el sistema de Ca2. Sumador

restador paralelo con arrastre de carry. Overflow. Sumador paralelo con carry en paralelo. Bloques CLA y BCLA. Conexión en cascada de bloques CLA y BCLA. Multiplicación y división binaria. Unidad Aritmético-Lógica.

8. INTRODUCCIÓN A LOS SISTEMAS SECUENCIALES.

Definición y clasificación de los sistemas secuenciales. Elementos de memoria (biestables): definición y clasificación (T, R-S, J-K, D). Tiempos en una red secuencial síncrona. Biestables Maestro-esclavo. Registros de desplazamiento. Registros de carga paralela. Operaciones con registros.

9. SISTEMAS SECUENCIALES AUTÓNOMOS.

Análisis de sistemas secuenciales autónomos. Síntesis de sistemas secuenciales autónomos: contadores. Método de los estados. Método algebraico.

10. SISTEMAS SECUENCIALES GENERALIZADOS.

Análisis de sistemas secuenciales generalizados síncronos. Síntesis de sistemas secuenciales generalizados síncronos. Relaciones de equivalencia entre estados. Teoremas. Método de Huffman- Mealy. Asignación de estados. Tabla de transición. Ecuaciones de entrada a los biestables. Composición de sistemas secuenciales generalizados. Composición en serie. Composición en paralelo.

Actividades a desarrollar en otro idioma

El tema 5 de Diseño con módulos estándar MSI, se impartirá íntegramente en idioma inglés

7. Metodología y volumen de trabajo del estudiante

Descripción

La asignatura se estructura conjuntando clases de desarrollo teórico con clases de problemas que permitan una mejor asimilación de los contenidos. Además se desarrollarán 2 prácticas de laboratorio con componentes físicos reales y/o en simulación en el aula de informática. El trabajo autónomo está dividido en el estudio y la realización de problemas de los contenidos teóricos, así como en la realización de las prácticas propuestas y no culminadas en las sesiones de clase

Actividades formativas en créditos ECTS, su metodología de enseñanza-aprendizaje y su relación con las competencias que debe adquirir el estudiante

Actividades formativas	Horas presenciales	Horas de trabajo autónomo	Total horas	Relación con competencias
Clases teóricas	21,00	0,00	21,0	[CB1], [CE8]
Clases prácticas (aula / sala de demostraciones / prácticas laboratorio)	21,00	0,00	21,0	[CB3], [CE8], [CE4]
Realización de trabajos (individual/grupal)	0,00	16,00	16,0	[CB3]
Estudio/preparación de clases teóricas	0,00	50,00	50,0	[CB3], [CE4]

Estudio/preparación de clases prácticas	0,00	11,00	11,0	[CB3], [CE4]
Preparación de exámenes	0,00	13,00	13,0	[CB3], [CE4]
Realización de exámenes	6,00	0,00	6,0	[CB3], [CE4]
Asistencia a tutorías	12,00	0,00	12,0	[CB3]
Total horas	60,00	90,00	150,00	
Total ECTS			6,00	

8. Bibliografía / Recursos

Bibliografía Básica

- Fundamentos de Diseño Lógico, C.H. Roth, Jr., Ed. Thomson, 2004.
- Introducción a los sistemas digitales, J. Palmer and D. Perlman, Ed. McGraw-Hill, 1995
- Problemas de circuitos y sistemas digitales, C. Baena, M. Bellido, A. Molina, M. Parra y M. Valencia, Ed. McGraw-Hill, 1997
- Fundamentos de Electrónica Digital, C. Blanco Viejo, Ed. Thomson, 2005

Bibliografía Complementaria

Digital System and Hardware/Firmware Algorithms, M. Ercegovac and T. Lang, Ed. John Wiley & Sons, 1985
Contemporary Logic Design, R. H. Katz, Ed. Benjamin/Cummings Publishing Company, Inc., 1994

Otros Recursos

9. Sistema de evaluación y calificación

Descripción

La Evaluación de la asignatura se regirá por lo establecido en el Reglamento de Evaluación y Calificación de la Universidad de La Laguna (BOC de 19 de enero de 2016), además de por lo reflejado en la Memoria de Verificación inicial y/o su posterior modificación oficializada, si ha lugar.

En particular, la Nota Final (NF) se obtendrá de la aplicación de la siguiente fórmula que contempla las diferentes partes evaluables:

$$NF = 0,05 \cdot NAA + 0,15 \cdot NPRAC + 0,8 \cdot (NEX \text{ ó } NEC)$$

NAA: Nota de la Actitud al Aprendizaje

NPRAC: Nota de las Prácticas

NEX: Nota del Examen Final o Promedio de parciales

NEC: Nota Evaluación continua

NF: Nota Final

- **Actitud al Aprendizaje:** Se valorará la participación activa en las diferentes acciones que se desarrollen en las fases del aprendizaje, el comportamiento individual y grupal, interés por la materia y capacidad de interrelación entre las diferentes materias.
- **Prácticas:** El alumno realizará 2 prácticas de diseño de sistemas combinacionales y secuenciales (0,75 puntos cada una de ellas). Será obligatoria la realización de las mismas para poder superar la asignatura, pudiéndose compensar en todo caso con la parte de teoría-problemas (evaluación continua o examen final) siempre que se obtenga en las prácticas una calificación igual o superior a 4 puntos sobre 10.
- **Evaluación continua:** Incluye la asistencia a clase, tutorías, la realización y exposición de trabajos, así como la realización de 3 pruebas o parciales en el campus virtual de la asignatura..
- **Examen Final o Parciales:** El alumno tiene derecho a presentarse a las convocatorias oficiales que así se determinen. El examen de convocatoria permitirá recuperar las partes de la evaluación continua y los parciales que no hubiesen sido superados por el alumno. En los Exámenes de las restantes convocatorias del curso en vigor, siempre y cuando no medie la renuncia del alumno a la incorporación de las calificaciones de la evaluación continua, en cuyo caso la Nota final sería la obtenida en ese examen de evaluación única, se evaluará al alumno en las pruebas necesarias para recuperar las partes no superadas de la evaluación continua. En todo caso, para poder realizar la media con el resto de partes evaluadas, será necesario obtener una puntuación superior a 4/10 en el examen de convocatoria (tanto en versión de evaluación única como continua).
- **Presencialidad/no presencialidad de las pruebas evaluativas:** En el caso que las pruebas evaluativas no puedan desarrollarse de manera presencial, se realizarán a través del aula virtual de la asignatura, haciendo uso de los recursos a disposición de la ULL. Se informará convenientemente y con carácter previo a los estudiantes"

Estrategia Evaluativa

Tipo de prueba	Competencias	Criterios	Ponderación
Pruebas de desarrollo	[CB1], [CE8], [CE4]	-Planteamiento correcto -Respuestas correctas	60,00 %

Informes memorias de prácticas	[CB3], [CE8], [CE4]	- Aplicación de técnicas de interpretación de esquemas y planos de circuitos - Conocimientos de la aplicación e inspección de catálogos, especificaciones técnicas de componentes electrónicos - Aplicación de técnicas de análisis de fallos -	15,00 %
Escalas de actitudes	[CB3], [CE4]	- Participación activa - Comportamiento individual y grupal - Interés por la materia	25,00 %

10. Resultados de Aprendizaje

- Comprender la importancia y aplicabilidad de los sistemas digitales en la utilización de las tecnologías actuales
- Utilizar los códigos de numeración más empleados para almacenar y transmitir la información
- Estudiar y manejar el álgebra de Boole como medio de lograr la adecuada representación de funciones lógicas para su posterior realización
- Utilizar los mapas de karnaugh como sistema de simplificación en el diseño digital
- Utilizar Módulos de media escala de integración en el diseño de funciones lógicas y dispositivos lógicos programables (PLDs) para sustituir circuitos convencionales combinacionales y secuenciales, reduciendo el tamaño de los diseños digitales.
- Diseñar circuitos secuenciales a partir de un diagrama de estados, tanto sistemas autónomos como generalizados.

11. Cronograma / calendario de la asignatura

Descripción

*La distribución de los temas por semana es orientativo, puede sufrir cambios según las necesidades de organización docente.

Segundo cuatrimestre					
Semana	Temas	Actividades de enseñanza aprendizaje	Horas de trabajo presencial	Horas de trabajo autónomo	Total
Semana 1:	Temas 1 y 2	Clases T., Clases P., Estudio Clases T. y P.	4.00	5.00	9.00
Semana 2:	Tema 2	Clases T., Clases P., Estudio Clases T. y P. Realización trabajos y Act. complementarias	4.00	5.00	9.00
Semana 3:	Tema3	Clases T., Clases P., Estudio Clases T. y P. Realización trabajos y Act. complementarias	4.00	5.00	9.00

Semana 4:	Tema 4	Clases T., Clases P., Estudio Clases T. y P. Realización trabajos y Act. complementarias. Examen parcial temas 1-3.	4.00	5.00	9.00
Semana 5:	Temas 4 y 5	Clases T., Clases P., Estudio Clases T. y P. Realización trabajos y Act. complementarias.	4.00	5.00	9.00
Semana 6:	Tema 5	Clases T., Clases P., Estudio Clases T. y P. Realización trabajos	4.00	5.00	9.00
Semana 7:	Temas 5 y 6	Clases P., Estudio Clases T. y P.	4.00	5.00	9.00
Semana 8:	Temas 6 y 7	Clases T., Clases P., Estudio Clases T. y P/	4.00	6.00	10.00
Semana 9:	Tema 7	Clases T., Clases P., Estudio Clases T. y P, y T. Realización trabajos.	4.00	5.00	9.00
Semana 10:	Temas 7 y 8	Clases T., Clases P., Estudio Clases T. y P. Realización trabajos y Act. complementarias. Examen Parcial temas 4-7	4.00	7.00	11.00
Semana 11:	Tema 8	Clases T., Clases P., Estudio Clases T. y P. Realización trabajos y Act. complementarias	4.00	6.00	10.00
Semana 12:	Temas 8 y 9	Clases T., Clases P., Estudio Clases T. y P, y T. Realización trabajos	4.00	6.00	10.00
Semana 13:	Tema 9	Clases T., Clases P., Estudio Clases T. y P, y T. Realización trabajos	4.00	6.00	10.00
Semana 14:	Temas 10	Clases P., Estudio Clases T. y P. Examen parcial temas 8-10	4.00	5.00	9.00
Semana 15 a 17:	Evalación y trabajos finales	Examen final y entrega trabajos	4.00	14.00	18.00
Total			60.00	90.00	150.00