

# **Escuela de Doctorado y Estudios de Posgrado**

## **Máster Universitario en Ingeniería Industrial**

**GUÍA DOCENTE DE LA ASIGNATURA (ESCENARIO 0):**

**Diseño de Sistemas Electrónicos con FPGA  
(2021 - 2022)**

## 1. Datos descriptivos de la asignatura

<b>Asignatura: Diseño de Sistemas Electrónicos con FPGA</b>	<b>Código: 335662123</b>
<ul style="list-style-type: none"><li>- Centro: <b>Escuela de Doctorado y Estudios de Postgrado</b></li><li>- Lugar de impartición: <b>Escuela Superior de Ingeniería y Tecnología. Sección de Ingeniería Industrial</b></li><li>- Titulación: <b>Máster Universitario en Ingeniería Industrial</b></li><li>- Plan de Estudios: <b>2017 (Publicado en 2017-07-31)</b></li><li>- Rama de conocimiento: <b>Ingeniería y Arquitectura</b></li><li>- Itinerario / Intensificación:</li><li>- Departamento/s: <b>Ingeniería Industrial</b></li><li>- Área/s de conocimiento: <b>Tecnología Electrónica</b></li><li>- Curso: <b>2</b></li><li>- Carácter: <b>Obligatoria especialidad</b></li><li>- Duración: <b>Primer cuatrimestre</b></li><li>- Créditos ECTS: <b>4,5</b></li><li>- Modalidad de impartición: <b>Presencial</b></li><li>- Horario: <b>Enlace al horario</b></li><li>- Dirección web de la asignatura: <b><a href="http://www.campusvirtual.ull.es">http://www.campusvirtual.ull.es</a></b></li><li>- Idioma: <b>Castellano e Inglés (Decreto 168/2008: un 5% será impartido en Inglés)</b></li></ul>	

## 2. Requisitos para cursar la asignatura

No se han establecido

## 3. Profesorado que imparte la asignatura

<b>Profesor/a Coordinador/a: MANUEL JESUS RODRIGUEZ VALIDO</b>
- Grupo:
<b>General</b> <ul style="list-style-type: none"><li>- Nombre: <b>MANUEL JESUS</b></li><li>- Apellido: <b>RODRIGUEZ VALIDO</b></li><li>- Departamento: <b>Ingeniería Industrial</b></li><li>- Área de conocimiento: <b>Tecnología Electrónica</b></li></ul>

<b>Contacto</b> - Teléfono 1: <b>922845035</b> - Teléfono 2: - Correo electrónico: <b>mrvalido@ull.es</b> - Correo alternativo: <b>mrvalido@ull.edu.es</b> - Web: <b>http://www.campusvirtual.ull.es</b>						
<b>Tutorías primer cuatrimestre:</b>						
Desde	Hasta	Día	Hora inicial	Hora final	Localización	Despacho
Todo el cuatrimestre		Lunes	09:00	11:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	Zona de despachos en la 2ª Planta y/o Laboratorio de diseño
Todo el cuatrimestre		Martes	09:00	11:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	Zona de despachos en la 2ª Planta y/o Laboratorio de diseño
Todo el cuatrimestre		Jueves	09:00	11:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	Zona de despachos en la 2ª Planta y/o Laboratorio de diseño
Observaciones: El laboratorio de Diseño se encuentra en la segunda planta del edificio, enfrente de la secretaría de la escuela, Las tutorías de los jueves de 9:00-11:00, serán en línea. Para llevar a cabo la tutoría en línea, se hará uso de algunas de las herramientas institucionales disponibles para ello, preferentemente Google Meet, con la dirección del correo <a href="mailto:mrvalido@ull.edu.es">mrvalido@ull.edu.es</a> ".						
<b>Tutorías segundo cuatrimestre:</b>						
Desde	Hasta	Día	Hora inicial	Hora final	Localización	Despacho
Todo el cuatrimestre		Lunes	09:00	11:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	Zona de despachos en la 2ª Planta y/o Laboratorio de diseño
Todo el cuatrimestre		Martes	09:00	11:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	Zona de despachos en la 2ª Planta y/o Laboratorio de diseño

Todo el cuatrimestre		Jueves	09:00	11:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	Zona de despachos en la 2ª Planta y/o Laboratorio de diseño
----------------------	--	--------	-------	-------	--	---

Observaciones: El laboratorio de Diseño se encuentra en la segunda planta del edificio, enfrente de la secretaría de la escuela, Las tutorías de los jueves de 9:00-11:00, serán en línea. Para llevar a cabo la tutoría en línea, se hará uso de algunas de las herramientas institucionales disponibles para ello, preferentemente Google Meet, con la dirección del correo mrvalido@ull.edu.es".

**Profesor/a: EDUARDO MAGDALENO CASTELLO**

- Grupo:

**General**

- Nombre: **EDUARDO**
- Apellido: **MAGDALENO CASTELLO**
- Departamento: **Ingeniería Industrial**
- Área de conocimiento: **Tecnología Electrónica**

**Contacto**

- Teléfono 1: **922318657**
- Teléfono 2:
- Correo electrónico: **emagcas@ull.es**
- Correo alternativo: **emagcas@ull.edu.es**
- Web: **http://www.campusvirtual.ull.es**

**Tutorías primer cuatrimestre:**

Desde	Hasta	Día	Hora inicial	Hora final	Localización	Despacho
Todo el cuatrimestre		Miércoles	10:00	13:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	P2.077
Todo el cuatrimestre		Jueves	10:00	13:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	P2.077

Observaciones: El lugar y el horario de tutorías pueden sufrir modificaciones puntuales que serán debidamente comunicadas en tiempo y forma a través del aula virtual. Se requiere hacer uso del sistema de reservas de Cita Previa tanto para una tutoría presencial como en línea, en este último caso se hará uso del Meet google, con la dirección del correo "@ull.edu.es".

**Tutorías segundo cuatrimestre:**

Desde	Hasta	Día	Hora inicial	Hora final	Localización	Despacho
-------	-------	-----	--------------	------------	--------------	----------

Todo el cuatrimestre		Jueves	10:00	13:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	P2.077
11-02-2022	27-05-2022	Martes	09:30	10:30	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	P2.077
11-02-2022	27-05-2022	Lunes	10:30	12:30	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	P2.077
28-05-2022	30-07-2022	Miércoles	10:00	13:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	P2.077

Observaciones: El lugar y el horario de tutorías pueden sufrir modificaciones puntuales que serán debidamente comunicadas en tiempo y forma a través del aula virtual. Se requiere hacer uso del sistema de reservas de Cita Previa tanto para una tutoría presencial como en línea, en este último caso se hará uso del Meet google, con la dirección del correo "@ull.edu.es".

#### 4. Contextualización de la asignatura en el plan de estudio

Bloque formativo al que pertenece la asignatura: **Ingeniería Electrónica**  
Perfil profesional: **Ingeniería Industrial**

#### 5. Competencias

**Específicas: Instalaciones, plantas y construcciones complementarias**

**IP4** - Conocimiento y capacidades para proyectar y diseñar instalaciones eléctricas y de fluidos, iluminación, climatización y ventilación, ahorro y eficiencia energética, acústica, comunicaciones, domótica y edificios inteligentes e instalaciones de seguridad

**IP6** - Conocimientos y capacidades para realizar verificación y control de instalaciones, procesos y productos.

**IP7** - Conocimientos y capacidades para realizar certificaciones, auditorías, verificaciones, ensayos e informes.

**Específicas: Tecnologías industriales**

**T17** - Capacidad para diseñar sistemas electrónicos y de instrumentación industrial.

#### Específicas: Ingeniería electrónica

**IE4** - Familiarizarse con el proceso de diseño hardware-software de sistemas digitales que incorporen microcontroladores, periféricos, memorias y cores específicos que optimicen prestaciones y recursos. Todo haciendo uso de plataformas reconfigurables (FPGA) y lenguajes de descripción Hardware HDL y de alto nivel HLS.

#### Generales

**CG12** - Conocimiento, comprensión y capacidad para aplicar la legislación necesaria en el ejercicio de la profesión de Ingeniero Industrial.

#### Básicas

**CB6** - Poseer y comprender conocimientos que aporten una base u oportunidad de ser originales en el desarrollo y/o aplicación de ideas, a menudo en un contexto de investigación.

**CB7** - Que los estudiantes sepan aplicar los conocimientos adquiridos y su capacidad de resolución de problemas en entornos nuevos o poco conocidos dentro de contextos más amplios (o multidisciplinares) relacionados con su área de estudio

**CB8** - Que los estudiantes sean capaces de integrar conocimientos y enfrentarse a la complejidad de formular juicios a partir de una información que, siendo incompleta o limitada, incluya reflexiones sobre las responsabilidades sociales y éticas vinculadas a la aplicación de sus conocimientos y juicios.

**CB9** - Que los estudiantes sepan comunicar sus conclusiones y los conocimientos y razones últimas que las sustentan a públicos especializados y no especializados de un modo claro y sin ambigüedades

**CB10** - Que los estudiantes posean las habilidades de aprendizaje que les permitan continuar estudiando de un modo que habrá de ser en gran medida autodirigido o autónomo.

## 6. Contenidos de la asignatura

### Contenidos teóricos y prácticos de la asignatura

Los Contenidos Teóricos/Prácticos de esta asignatura se dan compartidos entre los profesores Manuel Rodríguez Valido y Eduardo Magdaleno

1.-Arquitecturas de FPGA

- Tecnologías FPGA Xilinx
- Análisis temporal. Sistemas digitales síncronos.
- Efecto de la frecuencia. Distribución de señales de reloj.

2.- Lenguajes de descripción hardware (HDL). EL lenguaje VHDL.

- Introducción a los HDL. VHDL y. Modelos de sistemas.

3.- Entornos de desarrollo ISE y Vivado

4.- Sistemas Empotrados en FPGA

Actividades prácticas de laboratorio.

el alumno desarrollará su experiencia práctica mediante:

1. las clases en el aula de informática. Donde conocerá las herramientas de diseño mediante ejemplo tanto de Lógica digital como diseño de un sistema empujado.
2. y Trabajo práctico tutelado para el desarrollo de un proyecto final.

#### Actividades a desarrollar en otro idioma

En la asignatura se utilizará documentación en inglés, cuyo uso es necesario para el desarrollo de las diferentes actividades formativas de la asignatura. además el alumno expondrá un trabajo sobre contenidos del bloque 1.

## 7. Metodología y volumen de trabajo del estudiante

### Descripción

Aprendizaje basado en proyectos

Actividades formativas en créditos ECTS, su metodología de enseñanza-aprendizaje y su relación con las competencias que debe adquirir el estudiante

Actividades formativas	Horas presenciales	Horas de trabajo autónomo	Total horas	Relación con competencias
Clases teóricas	12,00	0,00	12,0	[CB10]

Clases prácticas (aula / sala de demostraciones / prácticas laboratorio)	18,00	0,00	18,0	[CB9], [CB8], [IE4]
Realización de trabajos (individual/grupal)	9,00	25,50	34,5	[CB7], [CB8], [IE4]
Estudio/preparación de clases teóricas	0,00	16,00	16,0	[CB6], [IE4]
Estudio/preparación de clases prácticas	0,00	16,00	16,0	[CB7], [IE4]
Preparación de exámenes	0,00	10,00	10,0	[CB6], [IE4]
Realización de exámenes	3,00	0,00	3,0	[T17], [CB6], [CB9], [CB7], [CB8], [IP7], [CG12], [IP4], [IP6], [IE4]
Asistencia a tutorías	3,00	0,00	3,0	[T17], [CB6], [CB9], [CB7], [CB8], [IP7], [CG12], [IP4], [IP6], [IE4]
Total horas	45,00	67,50	112,50	
		Total ECTS	4,50	

## 8. Bibliografía / Recursos

### Bibliografía Básica

ROTH: "Fundamentos de Diseño Lógico", Thomson, 5ª edición, 2004, ISBN 84-9732-286-X

[www.digilentinc.com](http://www.digilentinc.com)

\* Puede enlazar los items de la bibliografía al buscador de la Biblioteca de la ULL

[www.xilinx.com](http://www.xilinx.com)

### Bibliografía Complementaria

### Otros Recursos

## 9. Sistema de evaluación y calificación

#### Descripción

**A continuación, se recogen las consideraciones más relevantes relacionadas con la evaluación de la asignatura, que se rige por el Reglamento de Evaluación y Calificación de la Universidad de La Laguna (BOC de 19 de enero de 2016) o el que la Universidad tenga vigente, además de por lo establecido en la Memoria de Verificación inicial del título o posteriores modificaciones.**

La EVALUACIÓN CONTINUA se realizará de la siguiente forma basada en las tres actividades de la materia:

El contenido práctico (informes de prácticas, trabajos realizados, actividades tuteladas, etc., durante las clases de prácticas), se evaluará por su capacidad expositiva, relevancia, actualidad de los contenidos y bibliografía, así como por el dominio y manejo de la terminología y contenidos propios de la materia. Esta evaluación se realizará (de manera estimada) quincenalmente y supondrá un 60% de la nota final, siendo obligatorio asistir al 80% de la evaluación formativa.

2. La prueba final de la evaluación continua se realizará en las convocatorias de la asignatura y consistirá en un examen teórico-práctico, suponiendo el 40% de la nota final.

Se considerará la materia aprobada con la obtención de una calificación final de 5 sobre 10.

Para obtener dicha calificación final será necesario haber alcanzado una nota mínima de 4,5 sobre 10 en el contenido práctico y la prueba final.

La EVALUACIÓN ALTERNATIVA se tendrá en cualquiera de las convocatorias un examen compuesto de dos partes. La primera relacionada con el contenido teórico de la asignatura, evaluando habilidades formales y conocimientos adquiridos, que supondrá como máximo el 40% de la calificación final. La otra parte del examen final se corresponderá con las actividades prácticas y formativas (60%), evaluando los conocimientos y habilidades desarrollados en dichas actividades.

Se considerará la materia aprobada con la obtención de una calificación final de 5 sobre 10.

#### Estrategia Evaluativa

Tipo de prueba	Competencias	Criterios	Ponderación
Pruebas objetivas	[CB9], [CB8], [CB7], [CB6], [CG12], [IE4], [TI7], [IP7], [IP6], [IP4]	*Introduzca los criterios de evaluación. * Introduzca la ponderación en la nota final en la columna de la derecha	100,00 %

### 10. Resultados de Aprendizaje

Conocimiento de la metodología de diseño basada en FPGA/VHDL, capacidad de enfrentarse de manera eficaz a un proyecto de desarrollo de un prototipo funcional basado en esta tecnología.

### 11. Cronograma / calendario de la asignatura

#### Descripción

\* La distribución de los temas por semana es orientativo, puede sufrir cambios según las necesidades de organización docente.

Primer cuatrimestre					
Semana	Temas	Actividades de enseñanza aprendizaje	Horas de trabajo presencial	Horas de trabajo autónomo	Total
Semana 1:	Tema 1	Teoría/Proyecto	3.00	4.50	7.50
Semana 2:	Tema 1	Seminarios tutorizados	2.00	3.00	5.00
Semana 3:	Tema 1	Teoría/Proyecto	3.00	4.50	7.50
Semana 4:	Tema 1	Seminarios tutorizados	3.00	4.50	7.50
Semana 5:	Tema 2	Teoría/Proyecto	3.00	4.50	7.50
Semana 6:	Tema 2	Seminarios tutorizados	2.00	3.00	5.00
Semana 7:	Tema 2	Teoría/Proyecto	3.00	4.50	7.50
Semana 8:	Tema 2	Seminarios tutorizados	3.00	4.50	7.50
Semana 9:	Tema 3	Teoría/Proyecto	3.00	4.50	7.50
Semana 10:	Tema 3	Seminarios tutorizados	2.00	3.00	5.00
Semana 11:	Tema 3	Teoría/Proyecto	3.00	4.50	7.50
Semana 12:	Tema 3	Seminarios tutorizados	3.00	4.50	7.50
Semana 13:	Tema 4	Teoría/Proyecto	3.00	4.50	7.50
Semana 14:	Tema 4	Seminarios tutorizados	3.00	4.50	7.50
Semana 15:	Tema 4	Teoría/Proyecto	3.00	4.50	7.50
Semana 16 a 18:	-	Examen	3.00	4.50	7.50
<b>Total</b>			<b>45.00</b>	<b>67.50</b>	<b>112.50</b>