

Escuela de Doctorado y Estudios de Posgrado

Máster Universitario en Ingeniería Industrial

GUÍA DOCENTE DE LA ASIGNATURA :

**Diseño de Sistemas Electrónicos con FPGA
(2023 - 2024)**

1. Datos descriptivos de la asignatura

Asignatura: Diseño de Sistemas Electrónicos con FPGA	Código: 335662123
<ul style="list-style-type: none"> - Centro: Escuela de Doctorado y Estudios de Postgrado - Lugar de impartición: Escuela Superior de Ingeniería y Tecnología. Sección de Ingeniería Industrial - Titulación: Máster Universitario en Ingeniería Industrial - Plan de Estudios: 2017 (Publicado en 2017-07-31) - Rama de conocimiento: Ingeniería y Arquitectura - Itinerario / Intensificación: - Departamento/s: Ingeniería Industrial - Área/s de conocimiento: Tecnología Electrónica - Curso: 2 - Carácter: Obligatoria especialidad - Duración: Primer cuatrimestre - Créditos ECTS: 4,5 - Modalidad de impartición: Presencial - Horario: Enlace al horario - Dirección web de la asignatura: http://www.campusvirtual.ull.es - Idioma: Castellano e Inglés (Decreto 168/2008: un 5% será impartido en Inglés) 	

2. Requisitos de matrícula y calificación

No se han establecido

3. Profesorado que imparte la asignatura

Profesor/a Coordinador/a: MANUEL JESUS RODRIGUEZ VALIDO
- Grupo: G1, PA101, TU101.
General <ul style="list-style-type: none"> - Nombre: MANUEL JESUS - Apellido: RODRIGUEZ VALIDO - Departamento: Ingeniería Industrial - Área de conocimiento: Tecnología Electrónica

Contacto - Teléfono 1: 922845035 - Teléfono 2: - Correo electrónico: mrvalido@ull.es - Correo alternativo: mrvalido@ull.edu.es - Web: http://www.campusvirtual.ull.es						
Tutorías primer cuatrimestre:						
Desde	Hasta	Día	Hora inicial	Hora final	Localización	Despacho
Todo el cuatrimestre		Lunes	09:00	11:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	Zona de despachos en la 2ª Planta y/o Laboratorio de diseño
Todo el cuatrimestre		Martes	09:00	11:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	Zona de despachos en la 2ª Planta y/o Laboratorio de diseño
Todo el cuatrimestre		Jueves	09:00	11:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	Zona de despachos en la 2ª Planta y/o Laboratorio de diseño
<p>Observaciones: El laboratorio de Diseño se encuentra en la segunda planta del edificio, enfrente de la secretaría de la escuela, Las tutorías de los jueves de 9:00-11:00, serán en línea. Para llevar a cabo la tutoría en línea, se hará uso de algunas de las herramientas institucionales disponibles para ello, preferentemente Google Meet, con la dirección del correo mrvalido@ull.edu.es".</p>						
Tutorías segundo cuatrimestre:						
Desde	Hasta	Día	Hora inicial	Hora final	Localización	Despacho
Todo el cuatrimestre		Lunes	09:00	11:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	Zona de despachos en la 2ª Planta y/o Laboratorio de diseño
Todo el cuatrimestre		Martes	09:00	11:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	Zona de despachos en la 2ª Planta y/o Laboratorio de diseño

Todo el cuatrimestre		Jueves	09:00	11:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	Zona de despachos en la 2ª Planta y/o Laboratorio de diseño
----------------------	--	--------	-------	-------	--	---

Observaciones: El laboratorio de Diseño se encuentra en la segunda planta del edificio, enfrente de la secretaría de la escuela, Las tutorías de los jueves de 9:00-11:00, serán en línea. Para llevar a cabo la tutoría en línea, se hará uso de algunas de las herramientas institucionales disponibles para ello, preferentemente Google Meet, con la dirección del correo mrvalido@ull.edu.es".

Profesor/a: EDUARDO MAGDALENO CASTELLO

- Grupo: **G1, PA101, TU101.**

General

- Nombre: **EDUARDO**
- Apellido: **MAGDALENO CASTELLO**
- Departamento: **Ingeniería Industrial**
- Área de conocimiento: **Tecnología Electrónica**

Contacto

- Teléfono 1: **922318657**
- Teléfono 2:
- Correo electrónico: **emagcas@ull.es**
- Correo alternativo: **emagcas@ull.edu.es**
- Web: **http://www.campusvirtual.ull.es**

Tutorías primer cuatrimestre:

Desde	Hasta	Día	Hora inicial	Hora final	Localización	Despacho
Todo el cuatrimestre		Miércoles	10:00	13:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	P2.077
Todo el cuatrimestre		Jueves	10:00	13:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	P2.077

Observaciones: El lugar y el horario de tutorías pueden sufrir modificaciones puntuales que serán debidamente comunicadas en tiempo y forma a través del aula virtual. Se requiere hacer uso del sistema de reservas de Cita Previa tanto para una tutoría presencial como en línea, en este último caso se hará uso del Meet google, con la dirección del correo "@ull.edu.es".

Tutorías segundo cuatrimestre:

Desde	Hasta	Día	Hora inicial	Hora final	Localización	Despacho
-------	-------	-----	--------------	------------	--------------	----------

Todo el cuatrimestre		Jueves	10:00	13:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	P2.077
22-01-2024	08-05-2024	Lunes	10:00	12:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	P2.077
22-01-2024	08-05-2024	Martes	09:30	10:30	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	P2.077
09-05-2024	31-07-2024	Miércoles	10:00	13:00	Escuela Superior de Ingeniería y Tecnología - AN.4A ESIT	P2.077

Observaciones: El lugar y el horario de tutorías pueden sufrir modificaciones puntuales que serán debidamente comunicadas en tiempo y forma a través del aula virtual. Se requiere hacer uso del sistema de reservas de Cita Previa tanto para una tutoría presencial como en línea, en este último caso se hará uso del Meet google, con la dirección del correo "@ull.edu.es".

4. Contextualización de la asignatura en el plan de estudio

Bloque formativo al que pertenece la asignatura: **Ingeniería Electrónica**
 Perfil profesional: **Ingeniería Industrial**

5. Competencias

Específicas: Instalaciones, plantas y construcciones complementarias

IP4 - Conocimiento y capacidades para proyectar y diseñar instalaciones eléctricas y de fluidos, iluminación, climatización y ventilación, ahorro y eficiencia energética, acústica, comunicaciones, domótica y edificios inteligentes e instalaciones de seguridad

IP6 - Conocimientos y capacidades para realizar verificación y control de instalaciones, procesos y productos.

IP7 - Conocimientos y capacidades para realizar certificaciones, auditorías, verificaciones, ensayos e informes.

Específicas: Tecnologías industriales

TI7 - Capacidad para diseñar sistemas electrónicos y de instrumentación industrial.

Específicas: Ingeniería electrónica

IE4 - Familiarizarse con el proceso de diseño hardware-software de sistemas digitales que incorporen microcontroladores, periféricos, memorias y cores específicos que optimicen prestaciones y recursos. Todo haciendo uso de plataformas reconfigurables (FPGA) y lenguajes de descripción Hardware HDL y de alto nivel HLS.

Generales

CG12 - Conocimiento, comprensión y capacidad para aplicar la legislación necesaria en el ejercicio de la profesión de Ingeniero Industrial.

Básicas

CB6 - Poseer y comprender conocimientos que aporten una base u oportunidad de ser originales en el desarrollo y/o aplicación de ideas, a menudo en un contexto de investigación.

CB7 - Que los estudiantes sepan aplicar los conocimientos adquiridos y su capacidad de resolución de problemas en entornos nuevos o poco conocidos dentro de contextos más amplios (o multidisciplinares) relacionados con su área de estudio

CB8 - Que los estudiantes sean capaces de integrar conocimientos y enfrentarse a la complejidad de formular juicios a partir de una información que, siendo incompleta o limitada, incluya reflexiones sobre las responsabilidades sociales y éticas vinculadas a la aplicación de sus conocimientos y juicios.

CB9 - Que los estudiantes sepan comunicar sus conclusiones y los conocimientos y razones últimas que las sustentan a públicos especializados y no especializados de un modo claro y sin ambigüedades

CB10 - Que los estudiantes posean las habilidades de aprendizaje que les permitan continuar estudiando de un modo que habrá de ser en gran medida autodirigido o autónomo.

6. Contenidos de la asignatura

Contenidos teóricos y prácticos de la asignatura

Los Contenidos Teóricos/Prácticos de esta asignatura se dan compartidos entre los profesores Manuel Rodríguez Valido y Eduardo Magdaleno Castelló.

1ª Parte: VHDL avanzado y Diseño con Vivado

- Tema 1. Introducción
- Tema 2. Arquitectura de las FPGA de la familia 7 de Xilinx
- Tema 3. El entorno de desarrollo Vivado
- Tema 4. El integrador de IP de Vivado (IPI)
- Tema 5. XADC de la familia 7 de Xilinx
- Tema 6. Analizador Lógico Integrado (ILA)

2ª parte: codiseño HW/SW con Zynq (Vivado, ZedBoard y Zybo)

- Tema 7. Arquitectura de zynq (FPGA)
- Tema 8. Actividades guiadas. Para manejo de herramienta VITIS
- Tema 9. Diseño con vivado HLS
- Tema 10. Crear IP

Actividad 1 Flujo de diseño básico con Vivado

Actividad 2 Diseño con Block Design e IPI.

Actividad 3 XADC. Conversor analógico-digital dual de 12 bit integrado en la FPGA

Actividad 4 Programming and Debugging con vivado e ILA.

Actividad 5 Instalacion del entorno Vitis

Actividad 6 Empezando con Vivado y Vitis

Actividad 7 Creando un BSB - Base System Build.

Actividad 8 Add IP usando Vivado y IP integration.

El alumno desarrollará su experiencia práctica/teórica mediante:

1. Las clases en el aula de informática (laboratorio de diseño) donde conocerá las herramientas de diseño mediante ejemplo tanto para Lógica digital como diseño lógicos avanzados mediante sistemas empotrados.
2. Trabajo practico tutelado para el desarrollo de un proyecto final.

Actividades a desarrollar en otro idioma

En virtud de lo dispuesto en la normativa autonómica (Decreto 168/2008, de 22 de julio) un 5% del contenido será impartido en inglés.

En la asignatura se utilizará documentación en inglés, cuyo uso es necesario para el desarrollo de las diferentes actividades formativas de la asignatura. Además el alumno expondra un trabajo sobre contenidos del Tema1.

7. Metodología y volumen de trabajo del estudiante

Descripción

El proceso de enseñanza se desarrollará en dos niveles principales: clases de teoría y laboratorio, con creciente nivel participación del estudiante.

- En las clases de teoría se expondrán las bases teóricas (conceptos y métodos) de los sistemas electrónicos digitales y herramientas de diseño modernas, ilustrándose con numerosos ejemplos prácticos. Les mostraremos las herramientas, plataformas y lenguajes necesario para la realización de actividades prácticas y entender la metodología de diseño basada en lenguajes de descripción hardware y FPGA.
- En las clases prácticas/actividades, se desarrollarán prácticas de laboratorio en grupos reducidos, donde el estudiante montará y comprobará el funcionamiento de circuitos electrónicos digitales, sistemas empotrados sobre FPGA, y se enfrentará a la metodología de diseño basada en Vitis/Vivado/FPGA mediante la realización de 8 actividades programadas en esta asignatura.

El programa que se ofrece al estudiante para ayudarle a lograr los resultados previstos comprende las siguientes actividades:

1 TRABAJO PRESENCIAL: (45 horas)

En caso de pasar al escenario totalmente online contamos con: Plataforma Google Meet donde desarrollaremos los contenidos de la asignatura, temas, y prácticas virtuales. En esta situación totalmente online, las pruebas evaluación se pasaran a realizar de forma online mediante las herramientas disponibles en el Aula virtual.

1) Clase teóricas (12 horas presenciales ver tabla para desglose). Se desarrollarán en el laboratorio de diseño del Dpto. de Ingeniería Industrial. Sesiones expositivas y explicativas de contenidos. Se presentarán los conceptos y fundamentos de los sistemas.

2) Prácticas de laboratorio 8 actividades (18 horas presenciales).

Consistirá en el diseño e implementación de circuitos digitales y sistemas empotrados mediante la metodología basada Vivado, Vitis y FPGA. donde se valorará la metodología de diseño, el funcionamiento del circuito simulación, el manejo del instrumental y de las herramientas software del laboratorio. El estudiante dispondrá de un guion de cada práctica que tendrá que preparar antes de su desarrollo en el laboratorio.

3) Pruebas de evaluación (3 horas).

El aula virtual se utilizará para poner a disposición del alumnado el material necesario para el desarrollo de las prácticas, material para estudio, organización de grupos, para que se puedan entregar las actividades que se planteen durante el curso y acceso a las pruebas cortas evaluativas. El aula virtual también se considera un medio de comunicación directo, de modo que en ella se podrá publicar no sólo lo ya dicho sino también incidencias que influyan en el funcionamiento de la asignatura.

Actividades formativas en créditos ECTS, su metodología de enseñanza-aprendizaje y su relación con las competencias que debe adquirir el estudiante

Actividades formativas	Horas presenciales	Horas de trabajo autónomo	Total horas	Relación con competencias
Clases teóricas	12,00	0,00	12,0	[CB10]

Clases prácticas (aula / sala de demostraciones / prácticas laboratorio)	18,00	0,00	18,0	[CB9], [CB8], [IE4]
Realización de trabajos (individual/grupal)	9,00	25,50	34,5	[CB8], [CB7], [IE4]
Estudio/preparación de clases teóricas	0,00	16,00	16,0	[CB6], [IE4]
Estudio/preparación de clases prácticas	0,00	16,00	16,0	[CB7], [IE4]
Preparación de exámenes	0,00	10,00	10,0	[CB6], [IE4]
Realización de exámenes	3,00	0,00	3,0	[CB9], [CB8], [CB7], [CB6], [CG12], [IE4], [TI7], [IP7], [IP6], [IP4]
Asistencia a tutorías	3,00	0,00	3,0	[CB9], [CB8], [CB7], [CB6], [CG12], [IE4], [TI7], [IP7], [IP6], [IP4]
Total horas	45,00	67,50	112,50	
		Total ECTS	4,50	

8. Bibliografía / Recursos

Bibliografía Básica

ROTH: "Fundamentos de Diseño Lógico", Thomson, 5ª edición, 2004, ISBN 84-9732-286-X;

www.digilentinc.com

* Puede enlazar los items de la bibliografía al buscador de la Biblioteca de la ULL

www.xilinx.com

The_Zynq_Book_Tutorial, <http://www.zynqbook.com/>;

Bibliografía Complementaria

Tutoriales http://www.zynqbook.com/downloads/The_Zynq_Book_Tutorials_Aug_15.pdf

Otros Recursos

En el aula virtual el alumno dispondrá de material actualizado, hoja de datos, videos etc.

9. Sistema de evaluación y calificación

Descripción

La evaluación de la asignatura se rige por el "Reglamento de Evaluación y Calificación de la Universidad de La Laguna" que la Universidad tenga vigente, además de por lo establecido en la Memoria de Verificación o Modificación vigente.

Se contemplan dos modalidades de evaluación: continua y única.

La EVALUACIÓN CONTINUA se realizará de la siguiente forma basada en las 3 actividades evaluativas de la asignatura:

1. **El contenido práctico** (entrega y evaluación de informes y evaluación de actividades prácticas), se evaluará por su capacidad expositiva, relevancia, actualidad de los contenidos y bibliografía, así como por el dominio y manejo de la terminología y contenidos propios de la materia. Esta evaluación se realizará (de manera estimada) quincenalmente y supondrá un 40% de la nota final (hasta 4 puntos).
2. **Prueba final** consistirá en la realización de un examen de los contenidos dados en los Temas. la nota de esta prueba también se podrá alcanzar mediante pruebas parciales que agrupen a un tema o varios (ver planificación temporal). Supondrá un 50% de la nota final (hasta 5 puntos).
3. **Presentación de trabajo en inglés**, sobre el tema 1 (Tecnologías de Circuitos Integrados Digitales y FPGA herramientas, y metodologías de diseño, estado del arte...). Supondrá un 10% de la nota final (hasta 1 punto).

Se considerará la materia aprobada con la obtención de una calificación final de 5 sobre 10.

Para obtener dicha calificación final será necesario haber alcanzado una nota mínima de 4,5 sobre 10 en todas las actividades evaluativas. En el caso de no superar esta condición, el alumno tendrá una nota en el acta igual a la mínima obtenida de entre las tres pruebas.

"De acuerdo con el artículo 4.7 del Reglamento de Evaluación y Calificación, la prueba que consume la convocatoria de evaluación continua son IPresentación de trabajo en inglés (10%) y las actividades prácticasI (40%)"

"La modalidad de evaluación continua no se mantiene para la segunda convocatoria"

La EVALUACIÓN ÚNICA (lugar y fecha puesto por el centro)

Si el estudiante no ha entregado y no ha superado con nota mayor o igual que 5 la totalidad de las pruebas evaluativas de la asignatura, o si el estudiante renuncia expresamente a la evaluación continua de la asignatura, la calificación se valorará haciendo una prueba única que consta de dos partes:

- La primera relacionada con el contenido teórico de la asignatura, evaluando habilidades formales y conocimientos adquiridos, que supondrá como máximo el 50% de la calificación final.
- La otra parte del examen final se corresponderá con las actividades prácticas y formativas (50%), evaluando los conocimientos y habilidades desarrollados en dichas actividades.

Se considerará la materia aprobada con la obtención de una calificación final de 5 sobre 10.

"El alumnado que se encuentre en la quinta o posteriores convocatorias y desee ser evaluado por un Tribunal, deberá presentar una solicitud a través del procedimiento habilitado en la sede electrónica, dirigida al Director/a de la ESIT. Dicha solicitud deberá realizarse con una antelación mínima de diez días hábiles al comienzo del periodo de exámenes"

Estrategia Evaluativa

Tipo de prueba	Competencias	Criterios	Ponderación
Pruebas objetivas	[CB10], [CB9], [CB8], [CB7], [CB6], [CG12], [IE4], [TI7], [IP7], [IP6], [IP4]	Se contemplan las pruebas objetivas la denominada por nosotros <i>prueba final</i> . La estrategia que se le plantea al alumno para conseguir este porcentaje de nota del total es el siguiente. se le propone al alumno realizar un conjunto de pruebas parciales al final de cada tema o grupos de temas. La nota total de esta prueba objetiva es la suma de las pruebas cortas realizadas. Esta nota tambien la puede alcanzar el alumno mediante un examen final que incluya los contenidos de los temas dados.	50,00 %
Pruebas de respuesta corta	[CB10], [CB9], [CB8], [CB7], [CB6], [CG12], [IE4], [TI7]	no se contemplan	0,00 %
Pruebas de desarrollo	[CB10]	no se contemplan	0,00 %
Trabajos y proyectos	[CB10], [CB9], [CB8], [CB7], [CB6], [CG12], [IE4], [TI7]	Este tipo de prueba recoge tanto la evaluación mediante una exposición de trabajo en otro idioma y recoge la entrega y evaluación de los informes de las actividades prácticas - Capacidad de trabajar en grupo. - Capacidad de poder fabricar un sistema electrónico digital -Capacidad para enfrentarse a problema reales y solucionarlos	10,00 %
Informes memorias de prácticas	[CB10], [CB9], [CB8], [CB7], [CB6], [CG12], [IE4], [TI7], [IP7], [IP6], [IP4]	Expresarse con concreción y adecuadamente al comunicar ideas por escrito en el desarrollo de los informes de cada practicas.	40,00 %

10. Resultados de Aprendizaje

El estudiante, para superar esta asignatura, deberá demostrar los siguientes resultados:

Conocimiento de la metodología de diseño basada en VITIS/ VIVADO FPGA/VHDL, capacidad de enfrentarse de manera eficaz a un proyecto de desarrollo de un prototipo funcional basado en esta tecnología. Saber crear e integrar un IP en un sistema electrónico. Saber integrar en un mismo sistema un procesador y un circuito electrónico es de cir crear un sistema empotrado. saber los coceptos básicos del diseño Hardware/software.

11. Cronograma / calendario de la asignatura

Descripción

* La distribución de los temas por semana es orientativo, puede sufrir cambios según las necesidades de organización docente.

Primer cuatrimestre					
Semana	Temas	Actividades de enseñanza aprendizaje	Horas de trabajo presencial	Horas de trabajo autónomo	Total
Semana 1:	Tema 1 y Tema 2	Clases teóricas y presentacion de la asignatura	3.00	4.50	7.50
Semana 2:	Tema 3	Teoría Practica de laboratorio aula laboratorio diseño	3.00	4.50	7.50
Semana 3:	Tema 3	Practica de laboratorio aula laboratorio diseño	3.00	4.50	7.50
Semana 4:	Tema 4	Teoría Practica de laboratorio aula laboratorio diseño Prueba parcial presencial de los temas 1, 2 y 3.	3.00	4.50	7.50
Semana 5:	Tema 4	Practica de laboratorio aula laboratorio diseño	3.00	4.50	7.50
Semana 6:	tema 5	Teoría Practica de laboratorio aula laboratorio diseño	3.00	4.50	7.50
Semana 7:	tema 6	Practica de laboratorio aula laboratorio diseño Prueba parcial presencial de los temas 4, 5 y 6.	3.00	4.50	7.50
Semana 8:	Tema 7	Clases teóricas	3.00	4.50	7.50
Semana 9:	Tema 7	Practica de laboratorio aula laboratorio diseño	3.00	4.50	7.50
Semana 10:	Tema 8	Clases teóricas Practica de laboratorio aula laboratorio diseño	3.00	4.50	7.50
Semana 11:	Tema 8	Practica de laboratorio aula laboratorio diseño	3.00	4.50	7.50
Semana 12:	tema 9	Clases Teóricas Prueba parcial presencial de los temas 7 y 8.	3.00	4.50	7.50
Semana 13:	tema 9	Practica de laboratorio aula laboratorio diseño	3.00	4.50	7.50
Semana 14:	tema 10	Clases Teóricas Practica de laboratorio aula laboratorio diseño	3.00	4.50	7.50
Semana 15:	Tema 10	Practica de laboratorio aula laboratorio diseño. Prueba parcial presencial de los temas 9 y 10 Presentación de trabajo en otro idioma	3.00	4.50	7.50
Semana 16 a 18:	EVALUACION	Evaluación y trabajo autónomo del alumnado Presentación proyecto final	0.00	0.00	0.00

	Total	45.00	67.50	112.50
--	-------	-------	-------	--------